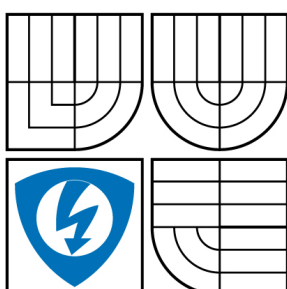


VYSOKÉ UČENÍ TECHNICKÉ V BRNĚ
BRNO UNIVERSITY OF TECHNOLOGY



**FAKULTA ELEKTROTECHNIKY A KOMUNIKAČNÍCH
TECHNOLOGIÍ**
ÚSTAV MIKROELEKTRONIKY

FACULTY OF ELECTRICAL ENGINEERING AND COMMUNICATION
DEPARTMENT OF MICROELECTRONICS

BULK-DRIVEN PROUDOVÁ ZRCADLA

BULK-DRIVEN CURRENT MIRRORS

BAKALÁŘSKÁ PRÁCE

BACHELOR'S THESIS

AUTOR PRÁCE

AUTHOR

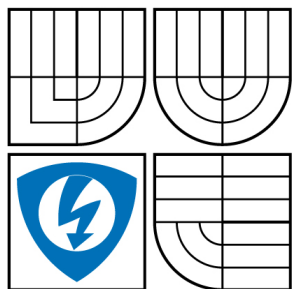
MARTIN KOVÁČIK

VEDOUCÍ PRÁCE

SUPERVISOR

Ing. et Ing FABIAN KHATEB, Ph.D. et
Ph.D.

BRNO 2008



VYSOKÉ UČENÍ
TECHNICKÉ V BRNĚ

Fakulta elektrotechniky
a komunikačních technologií

Ústav mikroelektroniky

Bakalářská práce

bakalářský studijní obor

Mikroelektronika a technologie

Student: Kováčik Martin

ID: 83605

Ročník: 3

Akademický rok: 2007/2008

NÁZEV TÉMATU:

Bulk-driven proudová zrcadla

POKYNY PRO VYPRACOVÁNÍ:

Seznamte se s novým obvodovým principem Bulk-Driven CMOS pro návrh několika nových analogových obvodů. Princip využívá substrátového hradla jako signálového vstupu k dosažení nízkého napájecího napětí a nízkého příkonu při zachování parametrů odpovídajících stávajícím strukturám. Za využití tohoto principu navrhnete proudové zrcadlo s nízkým napájecím napětím a nízkým příkonem. Vytvořte aplikaci pro daný návrh. Návrh provedte v prostředí Cadence nebo Orcad PSpice.

DOPORUČENÁ LITERATURA:

Termín zadání: 5.10.2007

Termín odevzdání: 30.5.2008

Vedoucí práce: Ing. et Ing Fabian Khateb, Ph.D. et Ph.D.

prof. Ing. Radimír Vrba, CSc.

předseda oborové rady

UPOZORNĚNÍ:

Autor bakalářské práce nesmí při vytváření bakalářské práce porušit autorská práva třetích osob, zejména nesmí zasahovat nedovoleným způsobem do cizích autorských práv osobnostních a musí si být plně vědom následků porušení ustanovení § 11 a následujících autorského zákona č. 121/2000 Sb., včetně možných trestněprávních důsledků vyplývajících z ustanovení § 152 trestního zákona č. 140/1961 Sb.

LICENČNÍ SMLOUVA

POSKYTOVANÁ K VÝKONU PRÁVA UŽÍT ŠKOLNÍ DÍLO

uzavřená mezi smluvními stranami:

1. Pan/paní

Jméno a příjmení: Martin Kováčik
Bytem: Jedlová 25, 96001, Zvolen
Narozen/a (datum a místo): 17.7.1984, Revúca

(dále jen "autor")

a

2. Vysoké učení technické v Brně

Fakulta elektrotechniky a komunikačních technologií
se sídlem Údolní 244/53, 60200 Brno 2
jejímž jménem jedná na základě písemného pověření děkanem fakulty:
Ing. Zdenka Rozsívalová

(dále jen "nabyvatel")

Článek 1

Specifikace školního díla

1. Předmětem této smlouvy je vysokoškolská kvalifikační práce (VŠKP):

- ☐ disertační práce
- ☐ diplomová práce
- ☒ bakalářská práce

jiná práce, jejíž druh je specifikován jako

(dále jen VŠKP nebo dílo)

Název VŠKP: Bulk-driven proudová zrcadla
Vedoucí/školicitel VŠKP: Ing. et Ing Fabian Khateb, Ph.D. et Ph.D.
Ústav: Ústav mikroelektroniky
Datum obhajoby VŠKP:

VŠKP odevzdal autor nabyvateli v:

- ☒ tištěné formě - počet exemplářů 1
- ☒ elektronické formě - počet exemplářů 1

2. Autor prohlašuje, že vytvořil samostatnou vlastní tvůrčí činností dílo shora popsané a specifikované. Autor dále prohlašuje, že při zpracovávání díla se sám nedostal do rozporu s autorským zákonem a předpisy souvisejícími a že je dílo dílem původním.
3. Dílo je chráněno jako dílo dle autorského zákona v platném znění.
4. Autor potvrzuje, že listinná a elektronická verze díla je identická.

Článek 2

Udělení licenčního oprávnění

1. Autor touto smlouvou poskytuje nabyvateli oprávnění (licenci) k výkonu práva uvedené dílo nevýdělečně užít, archivovat a zpřístupnit ke studijním, výukovým a výzkumným účelům včetně pořizování výpisů, opisů a rozmnoženin.
2. Licence je poskytována celosvětově, pro celou dobu trvání autorských a majetkových práv k dílu.
3. Autor souhlasí se zveřejněním díla v databázi přístupné v mezinárodní síti
 - ☒ ihned po uzavření této smlouvy
 - ☐ 1 rok po uzavření této smlouvy
 - ☐ 3 roky po uzavření této smlouvy
 - ☐ 5 let po uzavření této smlouvy
 - ☐ 10 let po uzavření této smlouvy(z důvodu utajení v něm obsažených informací)
4. Nevýdělečné zveřejňování díla nabyvatelem v souladu s ustanovením § 47b zákona č. 111/1998 Sb., v platném znění, nevyžaduje licenci a nabyvatel je k němu povinen a oprávněn ze zákona.

Článek 3

Závěrečná ustanovení

1. Smlouva je sepsána ve třech vyhotoveních s platností originálu, přičemž po jednom vyhotovení obdrží autor a nabyvatel, další vyhotovení je vloženo do VŠKP.
2. Vztahy mezi smluvními stranami vzniklé a neupravené touto smlouvou se řídí autorským zákonem, občanským zákoníkem, vysokoškolským zákonem, zákonem o archivnictví, v platném znění a popř. dalšími právními předpisy.
3. Licenční smlouva byla uzavřena na základě svobodné a pravé vůle smluvních stran, s plným porozuměním jejímu textu i důsledkům, nikoliv v tísní a za nápadně nevýhodných podmínek.
4. Licenční smlouva nabývá platnosti a účinnosti dnem jejího podpisu oběma smluvními stranami.

V Brně dne:

.....

Nabyvatel

.....

Autor

Abstrakt:

Bakalárska práca sa zaoberá problematikou princípu bulk-driven CMOS pre návrh niekoľkých analogových obvodov. Princíp využíva substrátového hradla ako signálového vstupu k dosiahnutiu nízkeho napájacieho napätia a nízkeho príkonu pri zachovaní parametrov odpovedajúcich stavajúcim štruktúram. Cieľom práce bolo za využitia tohoto princípu navrhnúť prúdové zrkadlo s nízkym napájacím napätím a nízkim príkonom. V práci najdeme základné informácie o technológii bulk-driven a tranzistoroch MOSFET použitých v tejto technológii. Ďalej sa oboznámime s rôznymi druhmi zapojení bulk-driven prúdových zrkadiel, ktoré sú porovnávané s konvenčným gate-driven prúdovým zrkadlom. Tieto obvody sú modelované v programe Orcad Pspice.

Abstract:

My bachelor's thesis is about bulk-driven CMOS principle for several analog circuit projects. A substrate gate is used for signal input to achieve low supply voltage and low wattage while keeping parameters adequate to current structures. The goal of my work was to design current mirror with low supply voltage and low wattage with usage of this principle. In my work there are basic data about bulk-driven technology and MOSFET transistors used in this technology. My project contains different kinds of schemes of bulk-driven current mirrors which are compared with conventional gate-driven current mirror. These circuits are simulated in Orcad Pspice program.

Klíčová slova:

Bulk-driven, gate-driven, MOSFET, prúdové zrkadlo,

Keywords:

Bulk-driven, gate-driven, MOSFET, current mirror,

Bibliografická citace díla:

KOVÁČIK, M. *Bulk-driven proudová zrcadla*. Brno: Vysoké učení technické v Brně, Fakulta elektrotechniky a komunikačních technologií, 2008. 33 s. Vedoucí bakalářské práce Ing. et Ing Fabian Khateb, Ph.D. et Ph.D.

Prohlášení autora o původnosti díla:

Prohlašuji, že jsem tuto vysokoškolskou kvalifikační práci vypracoval samostatně pod vedením vedoucího diplomové práce, s použitím odborné literatury a dalších informačních zdrojů, které jsou všechny citovány v práci a uvedeny v seznamu literatury. Jako autor uvedené diplomové práce dále prohlašuji, že v souvislosti s vytvořením této diplomové práce jsem neporušil autorská práva třetích osob, zejména jsem nezasáhl nedovoleným způsobem do cizích autorských práv osobnostních a jsem si plně vědom následků porušení ustanovení § 11 a následujících autorského zákona č. 121/2000 Sb., včetně možných trestněprávních důsledků vyplývajících z ustanovení § 152 trestního zákona č. 140/1961 Sb.

V Brně dne 30. 5. 2008

.....

OBSAH

1 Úvod do problematiky	8
2 Prúdové zrkadlá	12
2.1 Jednoduché bulk-driven prúdové zrkadlo	13
2.1.1 <i>Zlepšené jednoduché bulk-driven prúdové zrkadlo</i>	17
2.2 Wilsonovo bulk-driven prúdové zrkadlo	20
2.2.1 <i>Zlepšené Wilsonovo bulk-driven prúdové zrkadlo</i>	21
2.3 Kaskodové bulk-driven prúdové zrkadlo	22
2.3.1 <i>Zlepšené Kaskodové bulk-driven prúdové zrkadlo</i>	25
2.3.2 <i>Modifikované kaskodové prúdové zrkadlo</i>	25
3 Operačné zosilňovače.....	27
3.1 Ideálny operačný zosilňovač	27
3.2 Dvojstupňový operačný zosilňovač s bulk-driven prúdovými zrkadlami	28
4 Záver	30
5 Zoznam použitej literatúry	31
Prílohy	32

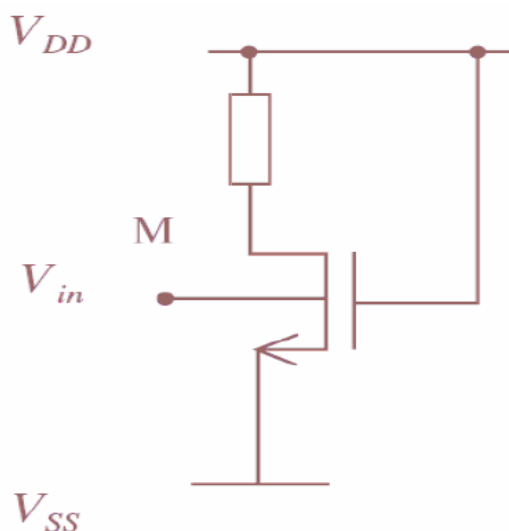
1 Úvod do problematiky

Smerovanie IC technológie napovedá, že budúca realizácia zmiešaných analógových digitálnych obvodov používajúcich štandardné CMOS bude mať napájanie do 1,5 V . Na viac sa usudzuje, že prahová napätia sa výrazne neznížia nižšie ako sú dostupné dneska. Základná limitácia nízkonapäťových analógových obvodov používajúcich existujúce koncepčné techniky je vyjadrená rovnicou (1). Táto rovnica stanovuje, že napájanie musí byť minimálne rovné sume hodnôt napätí p-typu a n-typu.[1]

$$|V_{DD} - V_{SS}| \geq V_{tN} + |V_{tP}| \quad (1)$$

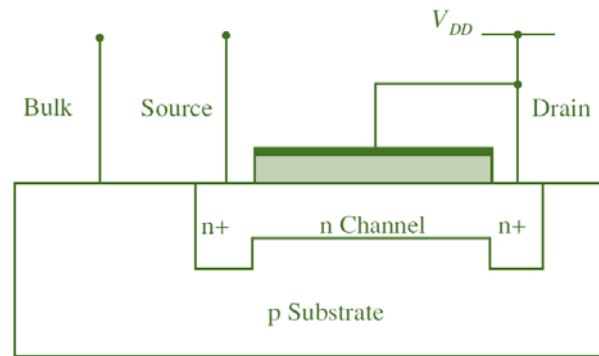
Jednou s možností ako dosiahnuť vysoko výkonových analógových obvodov s CMOS technológiou na nízkych napájacích napätiach je vyvinúť nové obvodové techniky, ktoré dosiahnu tento cieľ s existujúcou technológiou. Medzi mnohými možnosťami ako implementovať tento prístup, *bulk-driven* MOSFET ponúka potenciál pre vyhnutie sa limitu rovnice (1).[1]

Aby MOSFET mohol vykonať akékoľvek spracovanie signálu, mal by cez jeho *drain* pretekať nejaký nastavený prúd. Tento prúd v konvenkčnom *gate-driven* MOSFETe vznikne keď aplikované referenčné napätie na *gate* prekoná prahové napätie. Tak či tak, v *bulk-driven* metóde technického prevedenia zobrazenej na obr. 1, MOSFET je nastavený v nasýtenom stave aby bol nepretržitý *drain* prúd a vstupný signál je aplikovaný na *bulk* kontakt.



Obr. 1: Bulk-Driven MOSFET štruktúra

Ak sa bližšie pozrieme na *bulk-driven* MOSFET vidíme, že *bulk-driven* MOSFET štruktúra pracuje podobne ako JFET. Z toho vyplývajúci JFET je zobrazený na obr. 2. Z dôvodu aplikácie *gate* napätia, medzi *source* a *drain* MOSFETu existuje kanál. Šírka kanálu je konštantná pokiaľ sa referenčné napätie na *gate* nemení čo je prípad *bulk-driven* MOSFETu. *Bulk* kontakt slúži ako *gate* virtuálneho JFET a moduluje šírku kanálu podľa aplikovaného napätia. Takto *bulk-driven* MOSFET pracuje ako zariadenie *depletičného* typu a môže tiež pracovať s negatívnymi, nulovými, alebo zľahka pozitívnymi napätiami. Ďalšie hlavné výhody, ktoré ponúkajú *bulk-driven* MOSFETy sú ich veľké napäťové ON/OFF pomery, ktoré môžu byť použité na modulovanie.[4]



Obr. 2: JFET ekvivalent *bulk-driven* MOSFETu

Bulk-driven technické spracovanie odstraňuje požiadavky na prahové napätia a tieto zariadenia môžu dokonca pracovať pri 0,9V (pre V_T približne 0,8V). Avšak prvoradou nevýhodou *bulk-driven* technického spracovania je že vyžaduje aby všetky MOSFETy mali izolované bulk terminály. Ďalšie nevýhody *bulk-driven* technického spracovania pre aplikácie nízkonapäťových obvodov sú nasledovné:[4]

- g_m *bulk-driven* MOSFETu je značne menšie ako u *gate-driven* MOSFETu a ich šírky pásma majú vzťah:

$$f_{T,bulk-driven} \approx \frac{\eta}{3.8} f_{T,gate-driven} \quad (2)$$

kde η je pomer g_{mb} ku g_m a typicky má hodnotu v rozsahu od 0,2 do 0,4.

- Polarita *bulk-driven* MOSFETov je súvisiaci proces. Pre *P-well* proces sú k dispozícii len *N*-kanálové *bulk-driven* MOSFETy a pre *N-well* process sú k dispozícii len *P*-kanálové MOSFETy. Takto, *bulk-driven* MOSFETy nemôžu byť použité v CMOS štruktúrach kde sú požadované MOSFETy obidvoch (*N* a *P*) typov.

- *Bulk-driven* MOSFETy sú vyrobené v rozdielnych *well*-och aby boli izolované terminály a prispôsobenie medzi *bulk-driven* MOSFETmi v rozdielnych *well*-och trpí. Takto je ťažké vyrobiť analógové obvody s tesnou zhodou medzi MOSFETmi.
- Je pravdepodobný výskyt problémov so zablokovaním pretože je potenciálne možný vznik parazitných BJT.

Charakteristiky *bulk-driven* MOSFETu sú ekvivalentné s *gate-driven* MOSFETom. Výnimky sa týkajú len fyzických rozmerov *bulku*, ktorý môže byť zminimalizovaný unikátnymi technikami. Normálny prúd pretekajúci v *bulk* terminále je v rozsahu pikoampérov a je zanedbateľný vo väčšine aplikácií kde V_{BS} je rovný alebo menší 0,3V. 1/f šum *bulk-driven* MOSFETu je približne rovnaký ako u *gate-driven* MOSFETu. Menšie zvýšenie tepelného šumu sa objavuje kôli rezistancii *bulku*. Modifikácia normálneho štruktúrneho postupu môže dovoliť zníženie rezistancie *bulku* a vstupného kapacitného odporu.[1]

Drain prúdu i_D môžeme vyjadriť ako:

$$i_D = \frac{K'W}{L}(v_{GS} - V_T - \frac{n}{2}v_{DS})v_{DS}, v_{DS} \leq v_{DS}(sat) \quad (3)$$

a

$$i_D = \frac{K'W}{2nL}(v_{GS} - v_T)^2(1 + \lambda v_{DS}), v_{DS} \geq v_{DS}(sat) \quad (4)$$

kde

$$n = 1 + \frac{C_{BC}}{C_{ox}} + \frac{qNFS}{C_{ox}} = 1 + \frac{\gamma}{2\sqrt{\phi - V_{BS}}} \quad (5)$$

a

$$v_{DS}(sat) = \frac{v_{GS} - V_T}{n} \quad (6)$$

Parametre v rovnici (5) sú identické so štandardnými SPICE parametrami pre MOSFETy. Napriek tomu pri *bulk-source* činnosti sa *gate-source* napätie stáva konštantným a my vyjadríme rovnice (3) a (4) nasledovne:

$$i_D = \frac{K'W}{L}(V_{GS} - V_{T0} - \gamma\sqrt{2\phi - v_{BS}} + \gamma\sqrt{2\phi F} - \frac{n}{2}v_{DS})v_{DS}, v_{DS} \leq v_{DS}(sat) \quad (7)$$

a

$$i_D = \frac{K'W}{2nL}(V_{GS} - V_{T0} - \gamma\sqrt{2\phi - v_{BS}} + \gamma\sqrt{2\phi F})(1 + \gamma v_{DS}), v_{DS} \geq v_{DS}(sat) \quad (8)$$

respektívne. Malá signálna strmosť v nasýtenom stave je daná:

$$g_{mbs} = \frac{di_D}{dv_{BS}} = \left(\frac{di_D}{dv_{GS}} \right) \left(\frac{dv_{GS}}{dv_{BS}} \right) = \frac{\gamma g_m}{2\sqrt{2\phi F - V_{BS}}} \quad (9)$$

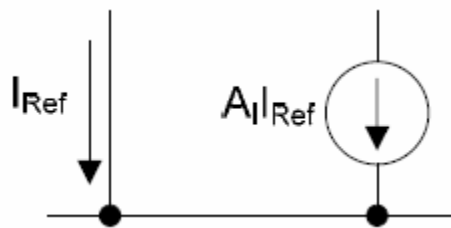
kde g_m je *top-gate* strmosť. V_{BS} vo vyššie uvedenom vyjadrení je negatívne, preto znižuje veľkosť menovateľa. Pre V_{BS} väčšie ako 0 rovnica (4) ukazuje ako *bulk-driven (bottom-gate)* strmosť môže byť rovnaká alebo väčšia ako g_m . Tieto rovnice boli použité pre teoretické predpovede *bulk-driven* MOSFETu, ale predbežné indikácie vedú k návrhu že potrebujú byť preverené aby to umožnilo lepšiu koreláciu medzi experimentálnymi a teoretickými výsledkami.[1]

V tejto práci sú ďalej prezentované prúdové zrkadlá a sú porovnávané s konvenčnými gate-driven prúdovými zrkadlami. Jednotlivé obvody a ich výstupy sú modelované v programe *Orcad Pspice 9.2*. Na modelovanie MOSFET tranzistorov bola použitá knižnica „technológia 0,7μ“ od AMI SEMICONDUCTOR.

2 Prúdové zrkadlá

V integrovaných obvodoch majú veľký význam zapojenia zdrojov prúdu riadených prúdom, u ktorých sa referenčný prúd, tečúci v jednej časti obvodu reprodukuje v jeho druhej časti. Tieto zapojenia sú označované ako prúdové zrkadlá. Prúdové zrkadlá sa stali významným stavebným prvkom analógových obvodov.

Prúdové zrkadlá sa v integrovaných obvodoch veľmi často používajú ako zdroje konštantného prúdu či prúdové opakovače, ale tiež k náhrade vysoko ohmových rezistorov. Obvykle sa využíva veľkého výstupného odporu prúdového zdroja pri realizácii záťažovacieho rezistoru zosilňovača, takže prúdový zdroj má funkciu takzvanej aktívnej záťaže. V porovnaní s vysoko ohmovými rezistormi, vyrobenými difúziou, aktívna záťaž potrebuje menšiu plochu na čipu, vykazujú aj menšie parazitné kapacity. Aplikácia aktívnych záťaží tiež dovoľuje realizovať nízkopríkonové režimy funkčných blokov elektronických obvodov, umožňuje dosiahnutie podstatne vyšších ziskov zosilňovacích stupňov a konečne u diferenčných zosilňovačov ľahkú konverziu symetrického výstupu na nesymetrický, čím je umožnené jednoduché pripojenie ďalších obvodov. [6]



Obr. 3: Model ideálneho prúdového zrkadla

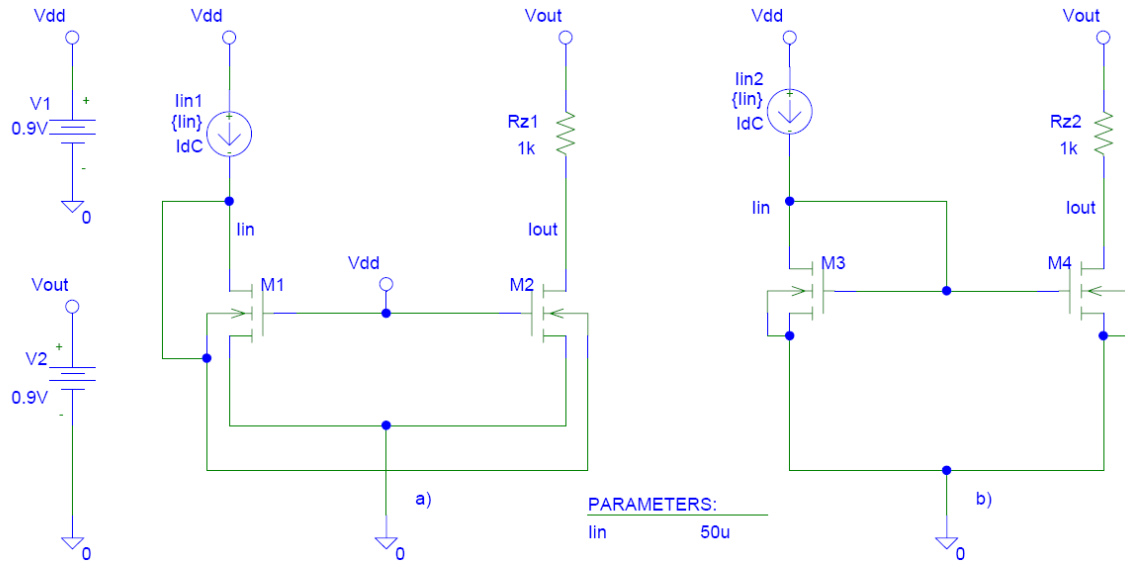
Prúdové zrkadlo je vo svojom princípe zdroj prúdu riadený prúdom. Ideálne prúdové zrkadlo by malo zrkadliť referenčný prúd priamo, zrkadlený prúd by mal byť nezávislý na záťaži a napájacom napätí. Celé prúdové zrkadlo by malo byť teplotne nezávislé.

V literatúre je popísané množstvo obvodov, ktoré plnia funkciu prúdového zrkadla. Najčastejšie sú používané nasledujúce:

- Jednoduché prúdové zrkadlo
- Wilsonovo prúdové zrkadlo
- Kaskodové prúdové zrkadlo
- Prúdové zrkadlo s regulovanou kaskádou

2.1 Jednoduché bulk-driven prúdové zrkadlo

NMOS verzia jednoduchého *bulk-driven* prúdového zrkadla je na obr. 4a. Všimnite si, že namiesto *gate-drain* diódového prepojenia použitého v štandardnom jednoduchom prúdovom zrkadle viz. obr. 4b, toto nové prúdové zrkadlo má *bulk-drain* prepojenie. Tiež *bulks* z M1 a M2 sú prepojené spolu radšej ako *gates*. Namiesto toho *gates* z M1 a M2 pre NMOS verziu idú na najkladnejšie fixné napätie, ktoré je k dispozícii, V_{DD} . Napäťový potenciál medzi každým *gate* a zdrojom musí byť väčší alebo rovný $|V_T|$ aby sa vytvorila inverzná úroveň na *gate*. NMOS *bulk-driven* prúdové zrkadlo môže byť realizované v CMOS *p-well* technológii.[2]



Obr. 4: Schéma zapojenia s tranzistormi MOSFET n-typu a) *bulk-driven* prúdového zrkadla a b) konvenčného *gate-driven* prúdového zrkadla

Malá vstupná impedancia signálu a výstupná impedancia z obr. 4 môže byť vyjadrená ako:[2]

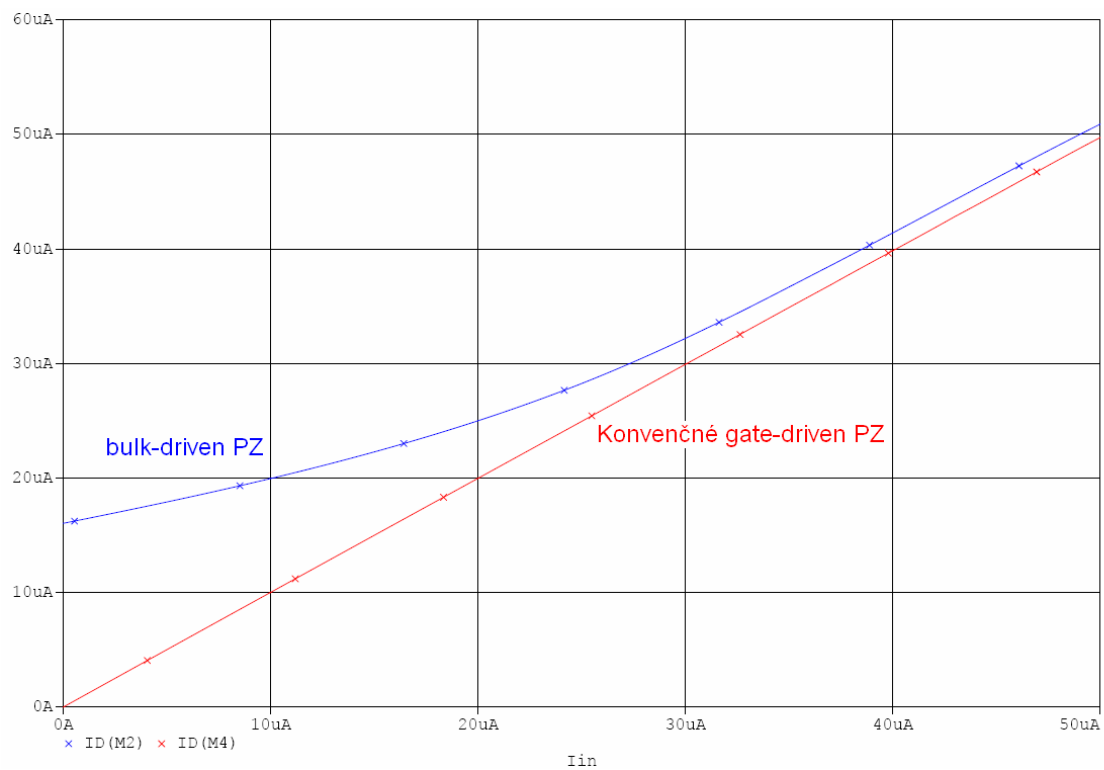
pre *bulk-driven*

$$r_{in} = \frac{1}{g_{mbs}} = \frac{dv_{BS}}{di_D} = \left(\frac{dv_{GS}}{di_D} \right) \left(\frac{dv_{BS}}{dv_{GS}} \right) = \frac{2\sqrt{2\phi F - V_{BS}}}{\gamma g_m}, \quad r_{out} = \frac{1}{\lambda I_{DS(M2)}} \quad (10)$$

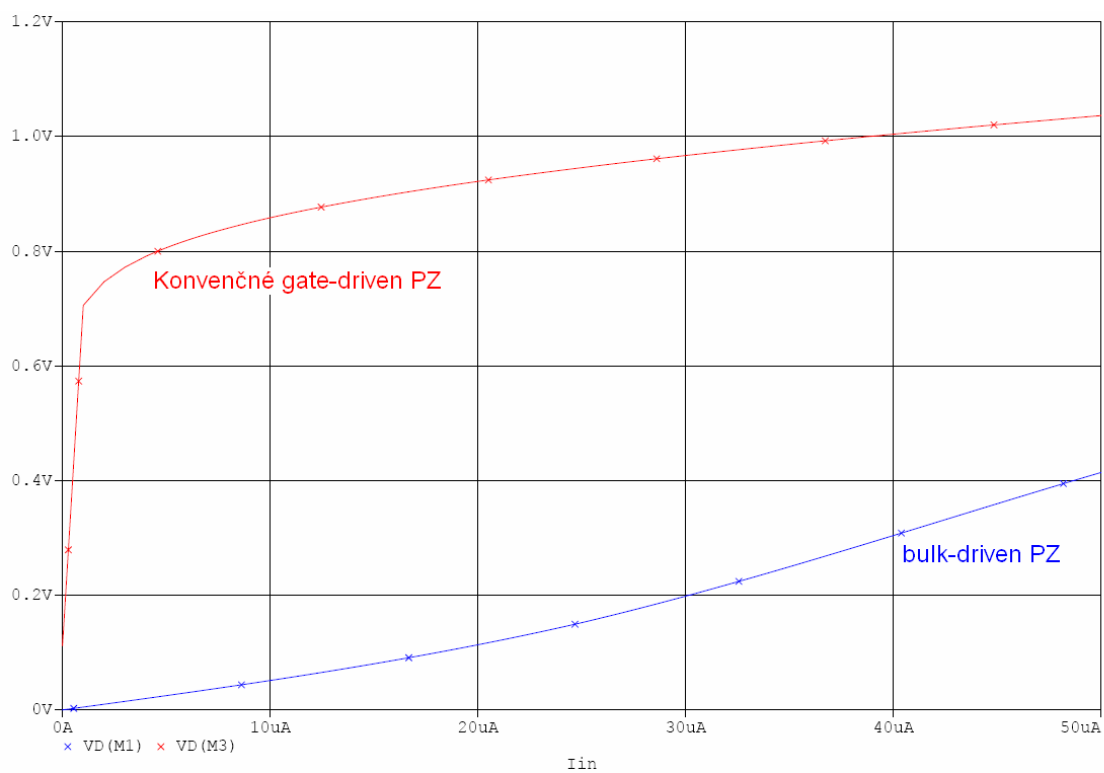
pre *gate-driven*

$$r_{in} = \frac{1}{\lambda I_{DS(M3)}}, \quad r_{out} = \frac{1}{\lambda I_{DS(M4)}} \quad (11)$$

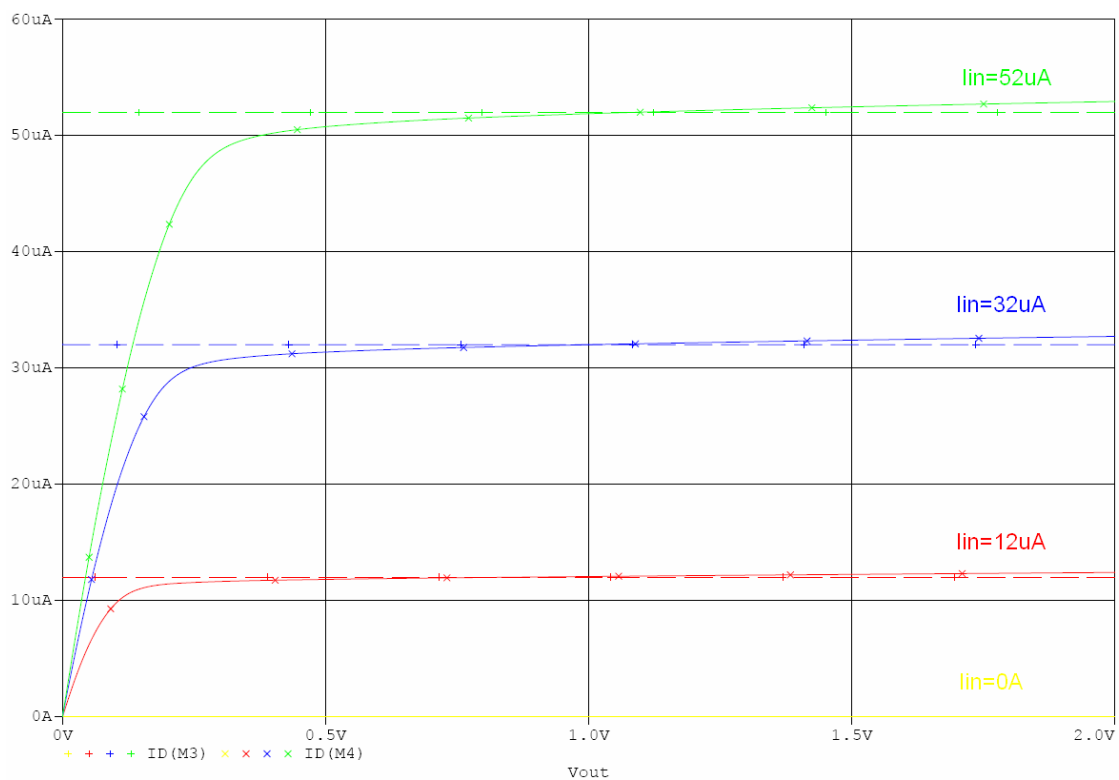
kde I_{DS} je pomerný k $(V_{GS}(M2,M4) - V_T)$



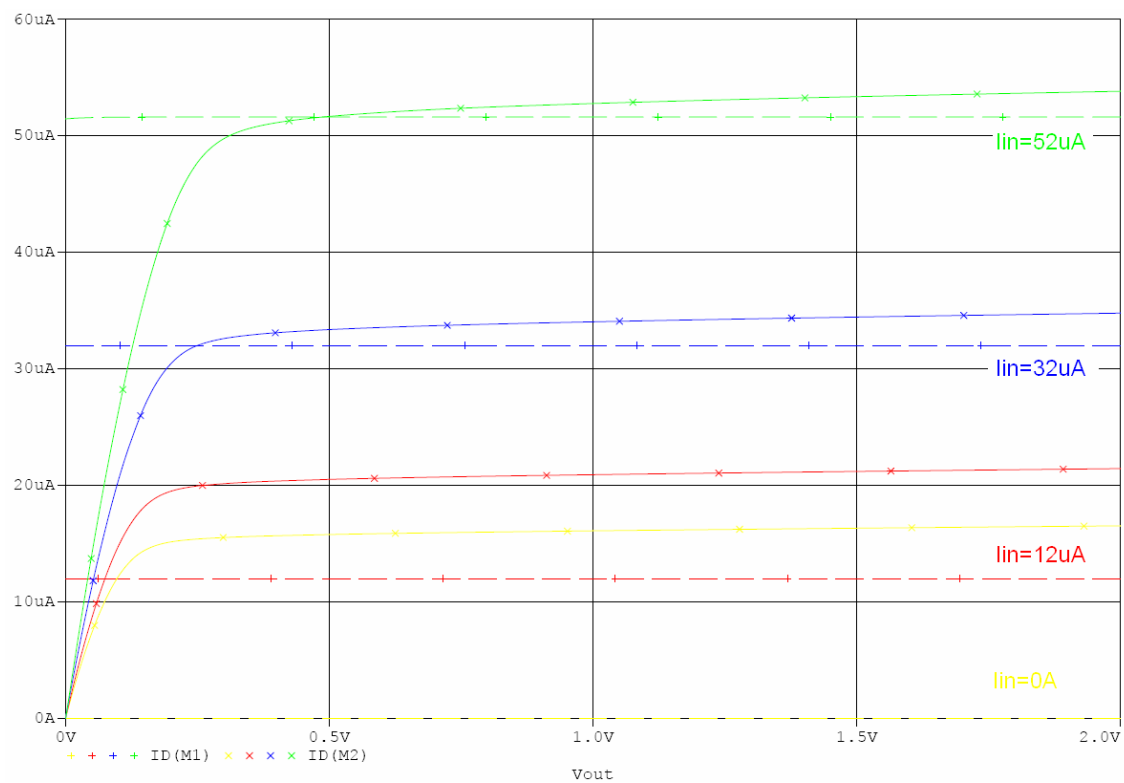
Obr. 5: Vstupno-výstupné charakteristiky



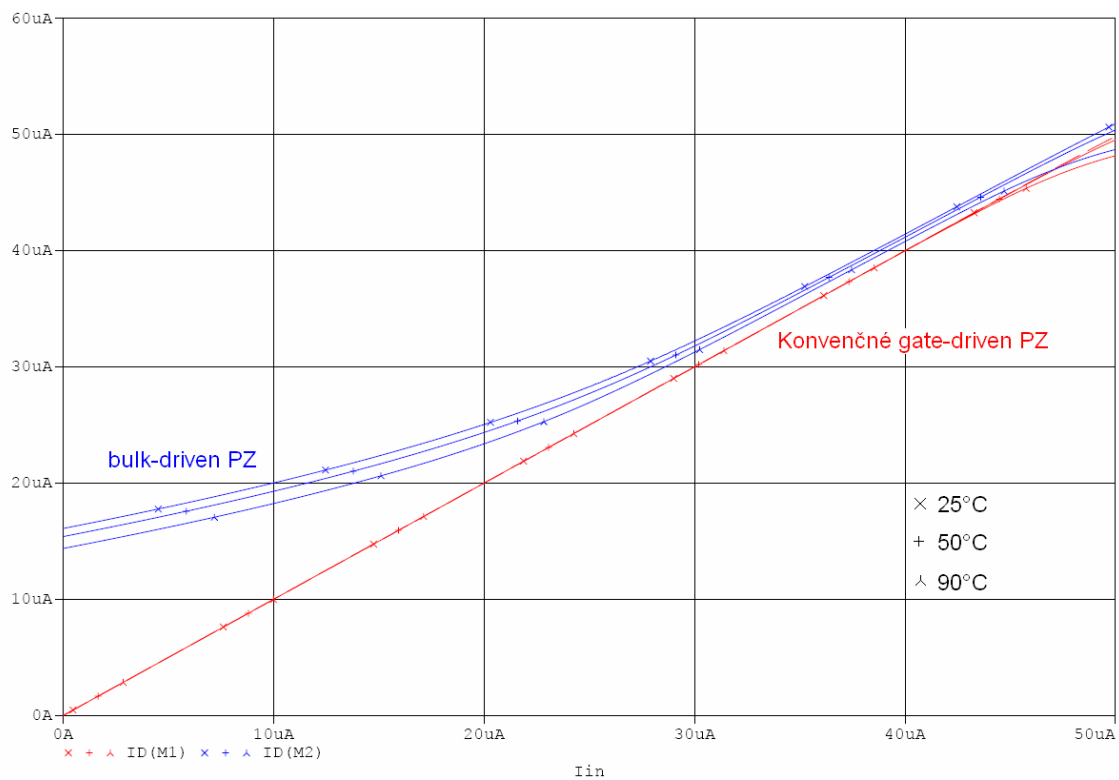
Obr. 6: Závislosť vstupného napätia na vstupnom prúde



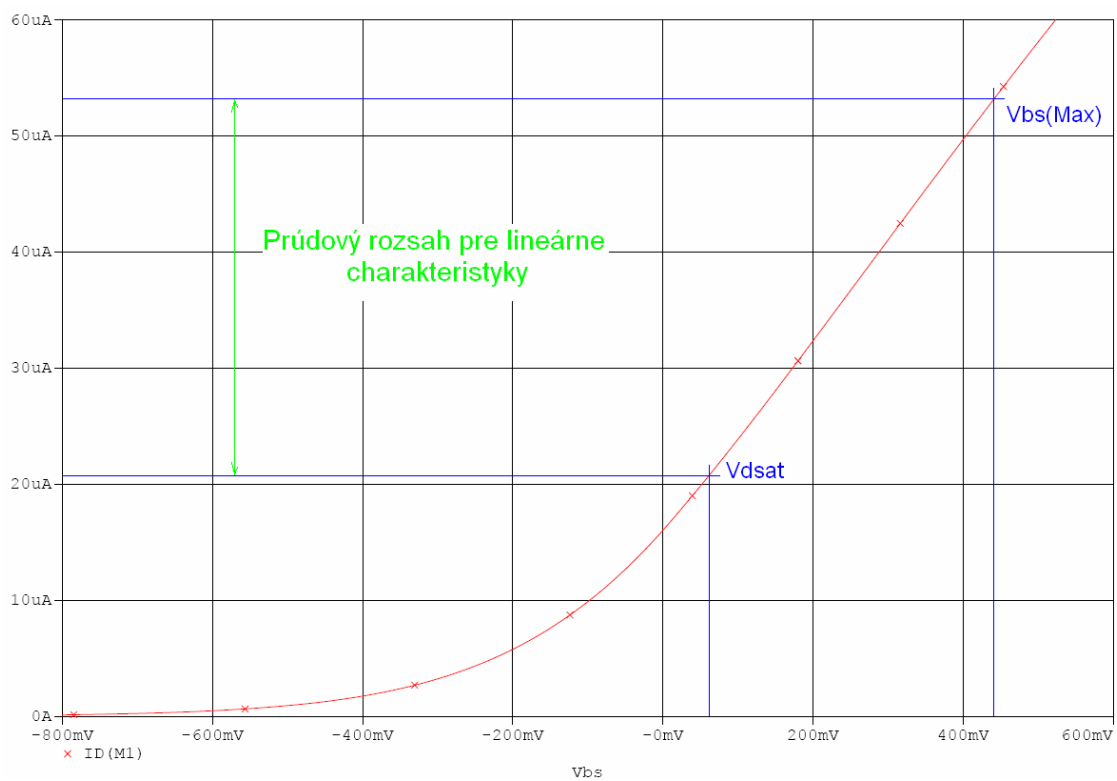
Obr. 7: Závislosť výstupného prúdu na výstupnom napätí konvenčného *gate-driven* prúdového zrkadla



Obr. 8: Závislosť výstupného prúdu na výstupnom napätí *bulk-driven* prúdového zrkadla



Obr. 9: Teplotná analýza, Vstupno-výstupné charakteristiky



Obr. 10: Závislosť *drain* prúdu na *bulk-source* napätí

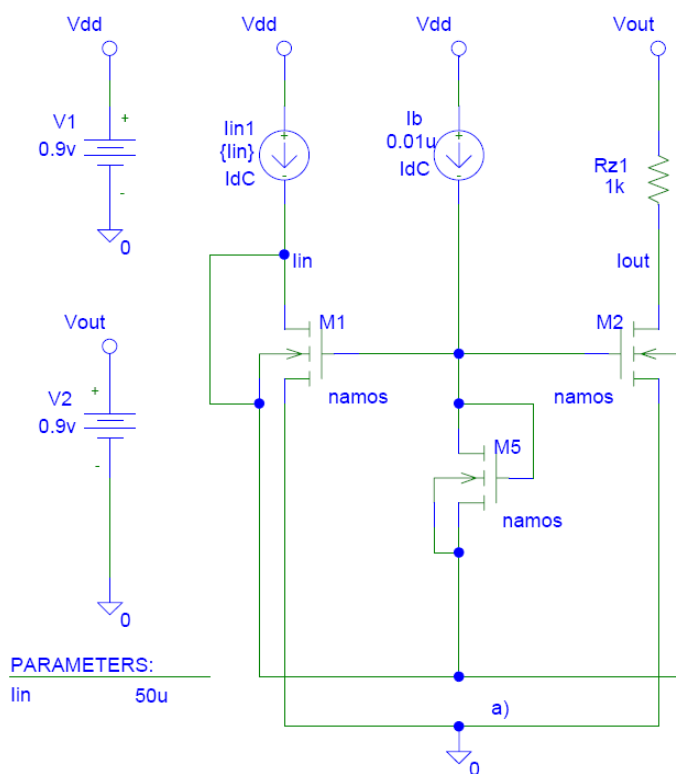
Na vstupno-výstupných charakteristikách môžeme vidieť dobrú linearitu *gate-driven* prúdového zrkadla a špatnú linearitu *bulk-driven* prúdového zrkadla hlavne pri nízkych vstupných prúdoch, viz. obr. 5. Pri teplotnej analýze sa *bulk-driven* prúdové zrkadlo ukázalo citlivejšie, viz. obr. 9. Veľkou výhodou *bulk-driven* prúdového je jeho pokles vstupného napätia, ktoré je oveľa menšie ako u konvenčného *gate-driven* prúdového zrkadla, viz. obr. 6.

Pre správnu funkciu *bulk-driven* prúdového zrkadla ako je zobrazené na obr. 4a, musíme mať na pamäti že pre M1 *bulk* a *drain* sú spolu prepojené. V_{BS} by malo byť vyššie ako V_{dsat} aby bola zaistená nasýtená činnosť. Zároveň V_{BS} musí byť menšie ako $V_{BS,MAX}$, viz. obr. 10

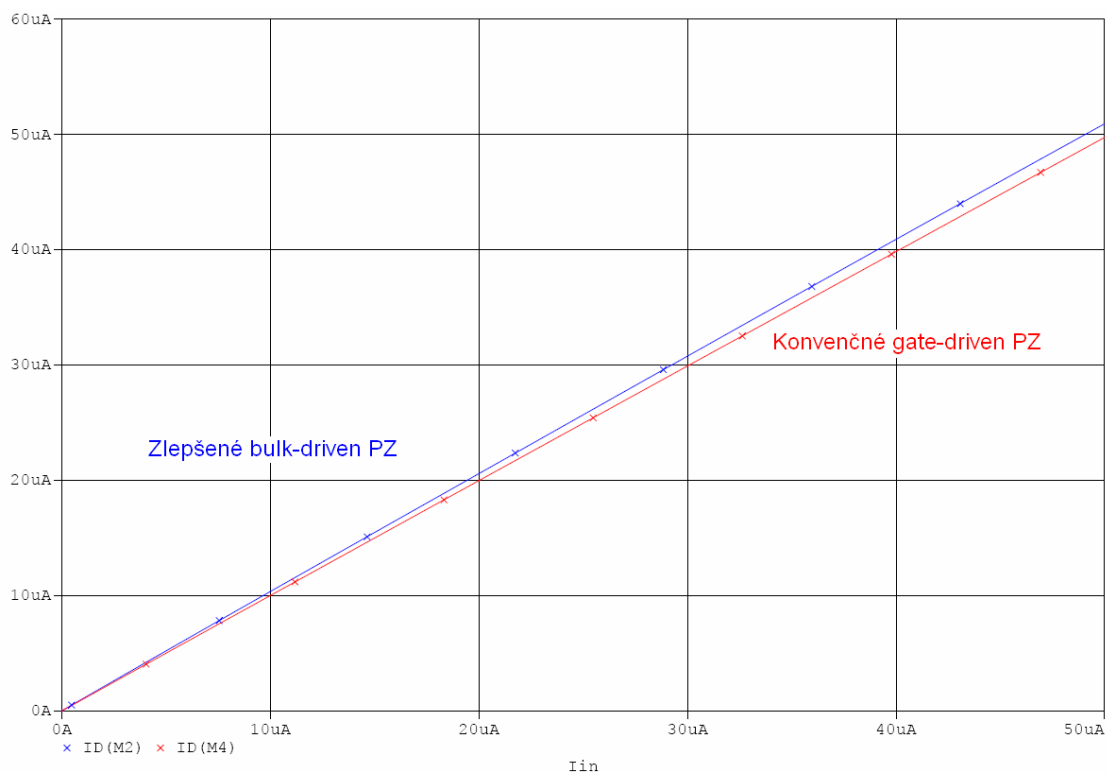
2.1.1 Zlepšené jednoduché bulk-driven prúdové zrkadlo

Hlavnou nevýhodou *bulk-driven* prúdového zrkadla je že vstupno-výstupná prúdová linearita *gate-driven* zrkadiel chýba v *bulk-driven* zrkadlách pretože výstupný tranzistor M2 pracuje v nasýtenom stave. Aby som vyriešil tento problém, použil som alternatívnu konfiguráciu, viz. obr. 11. Tranzistor M5 je zapojený ako dióda medzi *gate* a *bulk* terminálmi obidvoch tranzistorov M1, M2 a to je jednoduchá realizácia napät'ového zdroja. Keď vstupný prúd I_{in} je nula, tranzistor M2 pracuje v nasýtenom stave a tranzistor M1 nie. Ako náhle vstupný prúd začína narastať tranzistor M1 v zlepšenom *bulk-driven* prúdovom zrkadle dosiahne nasýtený stav skôr ako M1 v jednoduchom *bulk-driven* prúdovom zrkadle a preto má lepšiu linearitu. Prepojenie umožňuje riadiť oba terminály *gate* a *bulk* v rovnakom čase. Prúd I_b cez M5 je pridaný k I_{in} a preto I_b musí byť oveľa menší ako I_{in} aby sme sa vyhli extra *offsetu* medzi I_{in} a I_{out} .

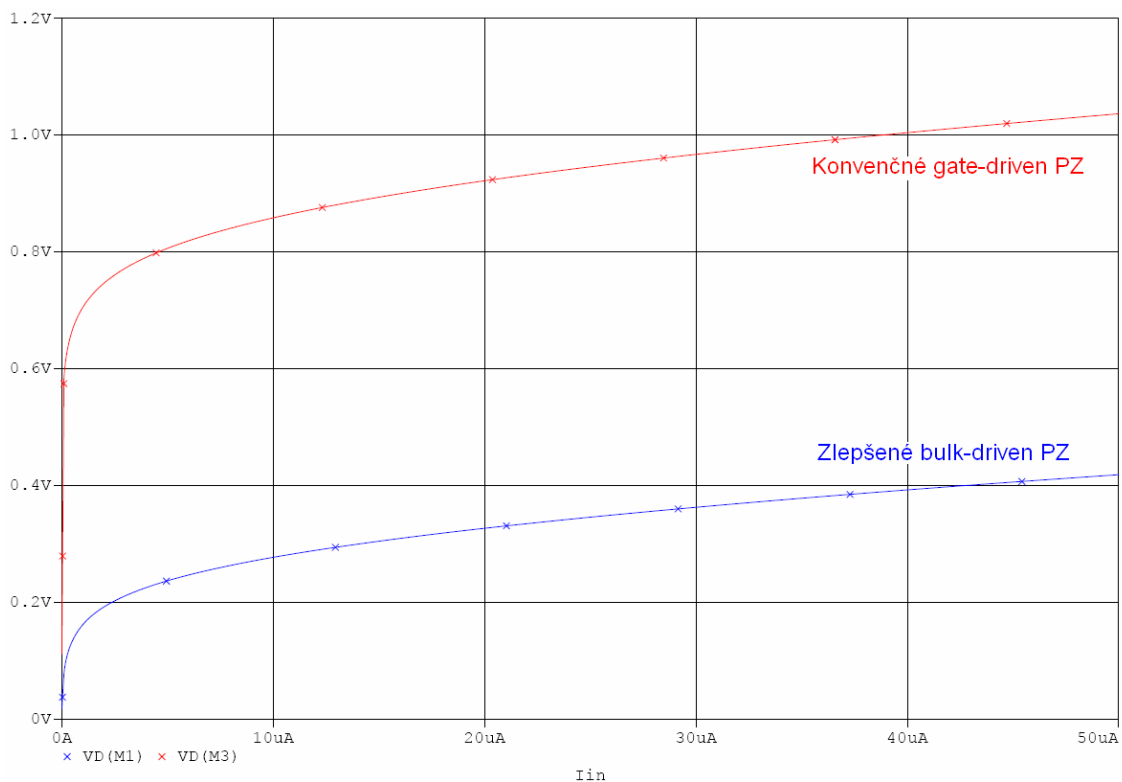
Výsledok simulácie vstupno-výstupných prenosových charakteristík zlepšeného *bulk-driven* prúdového zrkadla ukazuje oveľa lepšiu linearitu ako u jednoduchého *bulk-driven* prúdového zrkadla, viz. obr. 12. Na obr. 15 vidieť, že obvod si zachováva svoju linearitu aj pri zmene teploty. Popritom pokles vstupného napätia pre zlepšené *bulk-driven* prúdové zrkadlo je stále o dosť menší ako u konvenčného *gate-driven* prúdového zrkadla, viz. obr. 13.



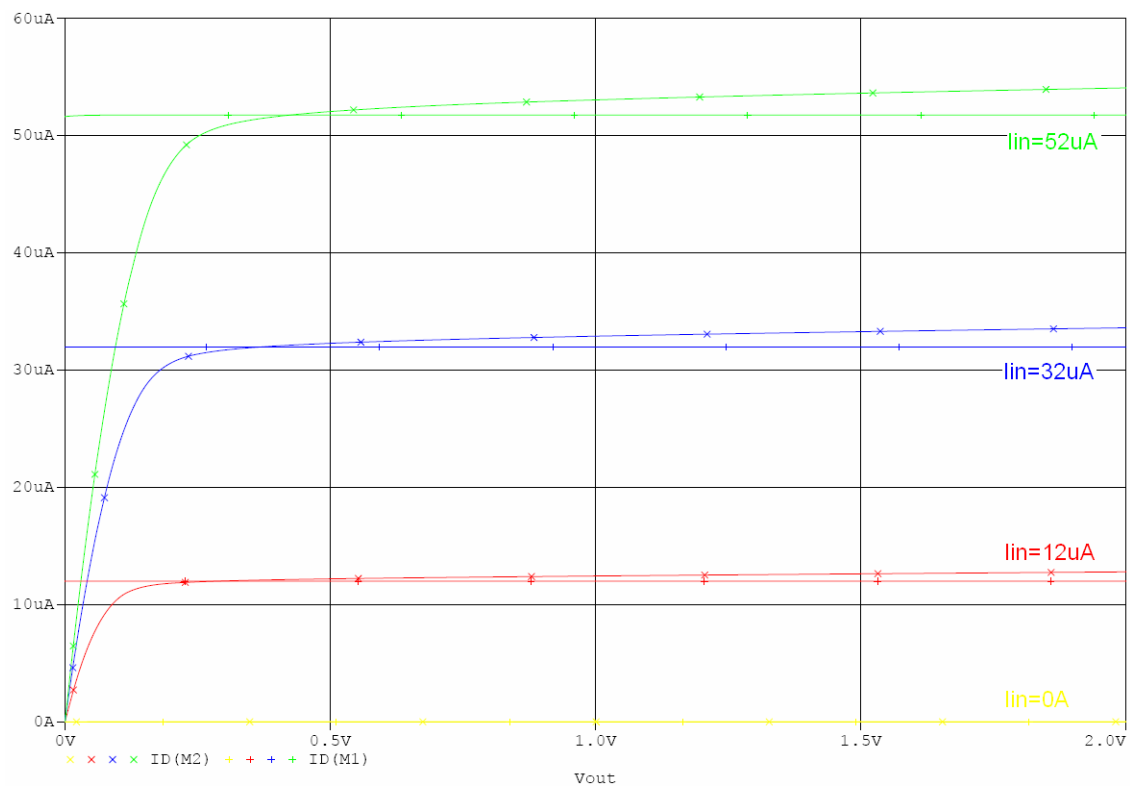
Obr. 11: Zlepšené jednoduché bulk-driven proudové zrcadlo



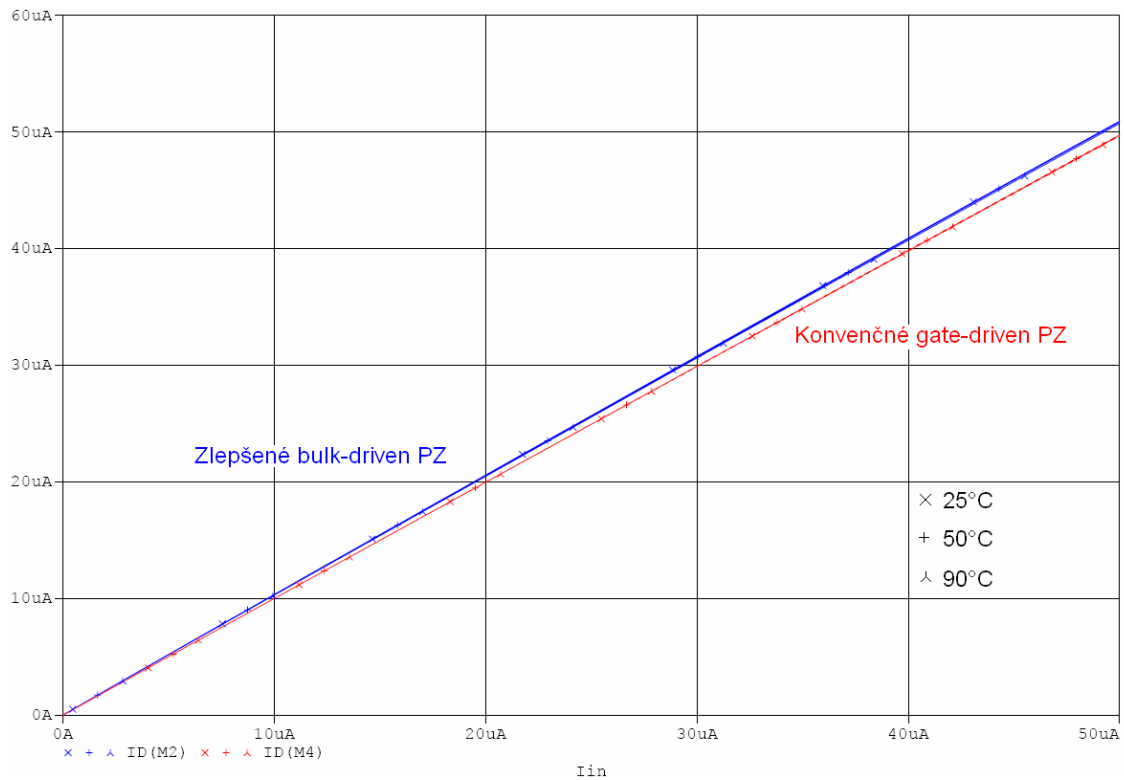
Obr. 12: Vstupno-výstupné charakteristiky



Obr. 13: Závislosť vstupného napätia na vstupnom prúde



Obr. 14: Závislosť výstupného prúdu na výstupnom napätí zlepšeného *bulk-driven* prúdového zrkadla

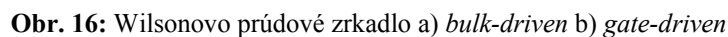


Obr.15: Teplotná analýza, Vstupno-výstupné charakteristiky

2.2 Wilsonovo bulk-driven prúdové zrkadlo

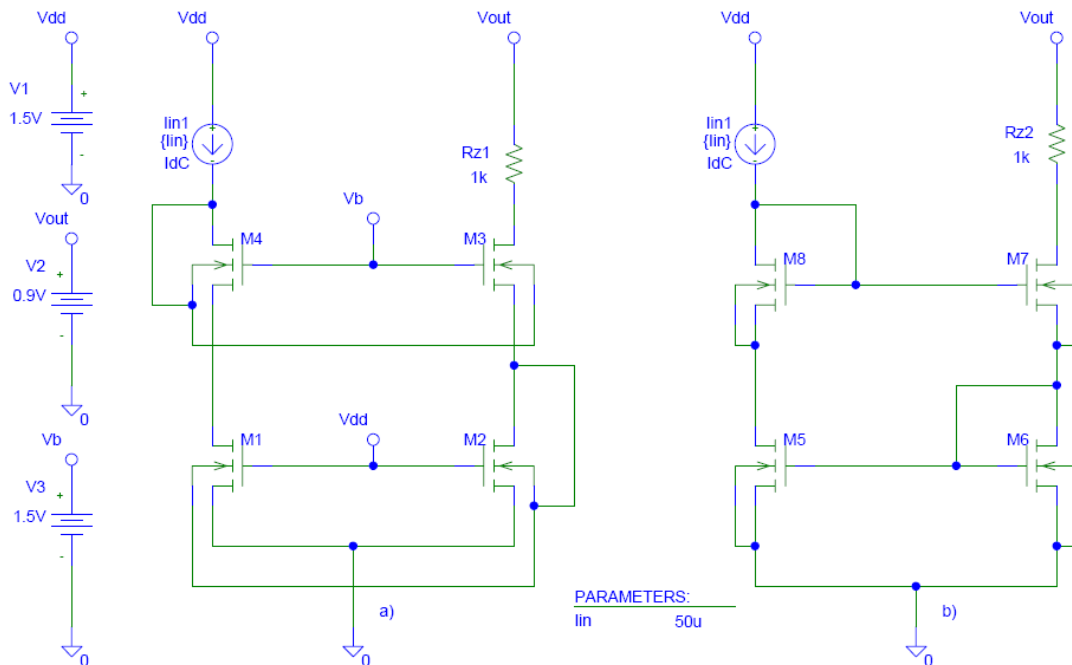
Výstupný odpor je najpodstatnejší parameter prúdového zrkadla a jeho hodnota je rovnaká pre *gate-driven* a *bulk-driven* prúdové zrkadlá. Nič menej hodnoty výstupného odporu, ktorých sa dosiahne modernou technológiou a strednou hodnotou prúdu, nie sú dostatočne veľké pre radu aplikácií. Jednou z možností ako zvýšiť výstupný odpor je Wilsonovo prúdové zrkadlo.

Zapojenie *bulk-driven* a *gate-driven* Wilsonova prúdového zrkadla je na obr. 16. Tranzistor M3 vytvára lokálnu spätnú väzbu, ktorá zvýši výstupný odpor obvodu. Funkcia tejto spätnej väzby pre *bulk-driven* prúdové zrkadlo sa dá rozobrať nasledovne. Pokiaľ zväčšíme výstupný prúd o príspevok ΔI_{out} , musí tento prúd pretekať tranzistormi M2 a M3. Pretože V_{bs2} je konštantné a prúd hradlami pretekať nemôže, musí sa zvýšiť V_{ds2} tak aby tiekol prúd $I_{out} + \Delta I_{out}$. Pracovné podmienky tranzistoru M1 sa nemenia, a preto klesá pri zvýšení V_{ds2} prahové napätie V_{bs3} a tým sa tento tranzistor priviera, čím dochádza ku stabilizácii výstupného prúdu. Je nutné pripomenúť, že ku správnej funkcii obvodu musia pracovať všetky tranzistory v saturačnej oblasti.[6]



2.2.1 Zlepšené Wilsonovo bulk-driven prúdové zrkadlo

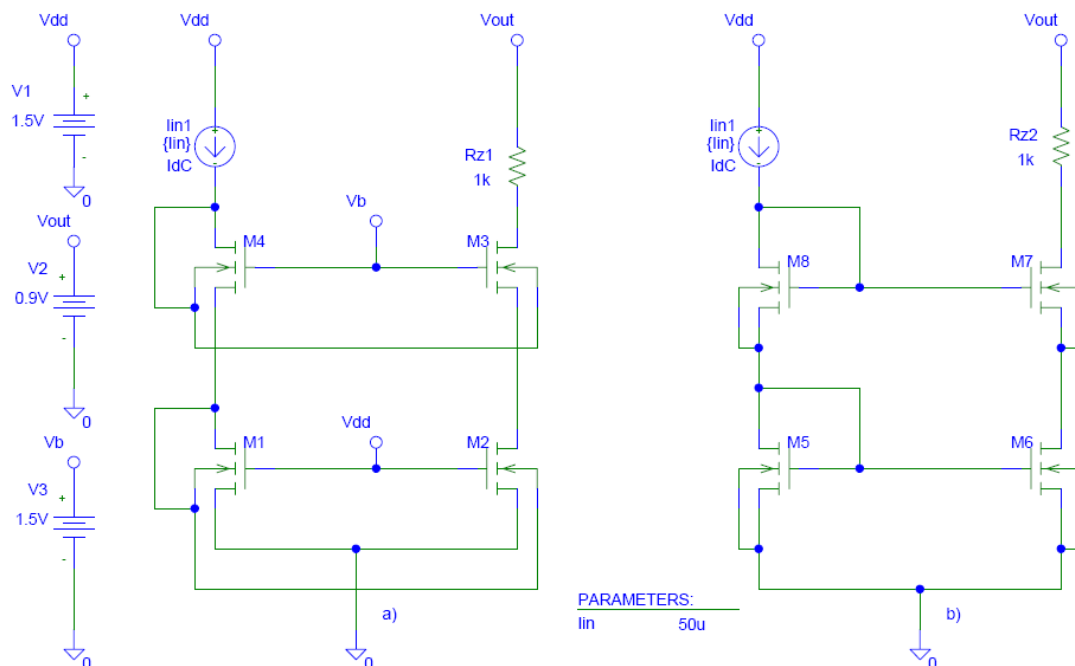
Pre obidva zapojenia Wilsonova prúdového zrkadla platí pravidlo, že zvýšenie výstupného odporu je zapltené redukciou rozsahu výstupného napätia. Napätie na *source* terminálu tranzistoru M3 je rovné V_{bs2} a aby bol M3 v saturácii výstupné napätie musí byť väčšie ako je jeho minimálne saturačné napätie.



Obr. 17: Zlepšené wilsonovo prúdové zrkadlo a) *bulk-driven* b) *gate-driven*

2.3 Kaskodové *bulk-driven* prúdové zrkadlo

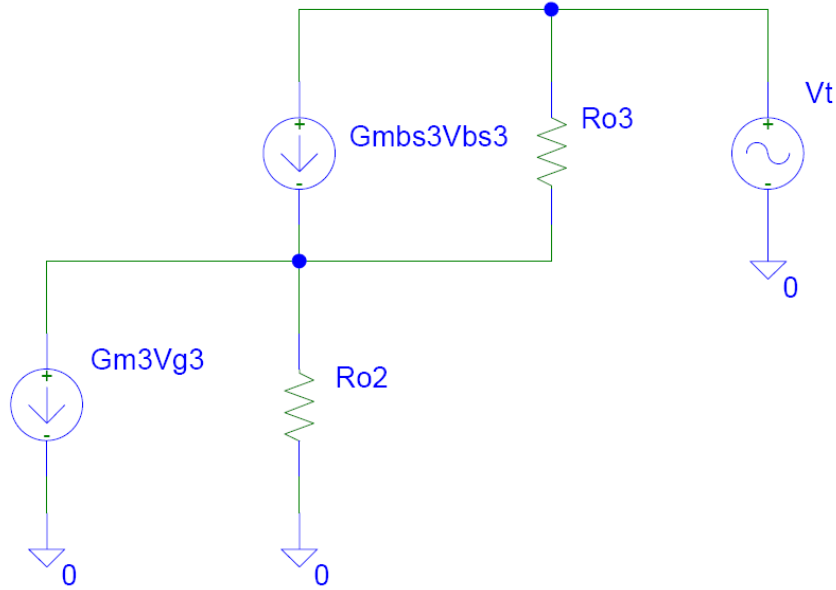
Alternatívnou cestou zvýšenia výstupného odporu prúdového zrkadla je zapojenie Kaskodového prúdového zrkadla. Zapojenie *gate-driven* a *bulk-driven* kaskodového prúdového zrkadla je na obr.17.



Obr.18: Kaskodové prúdové zrkadlo a) *bulk-driven* b) *gate-driven*

Tranzistory M2 a M3 sú zapojené v kaskodovom usporiadaní a vo vstupnej vetve sú dva tranzistory v *bulk-driven* konfigurácii(M1,M4), ktoré nastavujú ich pracovné body. Rovnako ako v predchádzajúcich prípadoch tranzistor M2 zrkadlí do výstupnej vetve prúd tranzistoru M1. Výstupný odpor zrkadla bude zvýšený vďaka princípu kaskodového zapojenia.

Výstupný odpor kaskodového *bulk-driven* prúdového zrkadla môžeme určiť pomocou malo signálového modelu zobrazeného na obr.19, kde testovacie napätie je pripojené na *drain* tranzistoru M3.



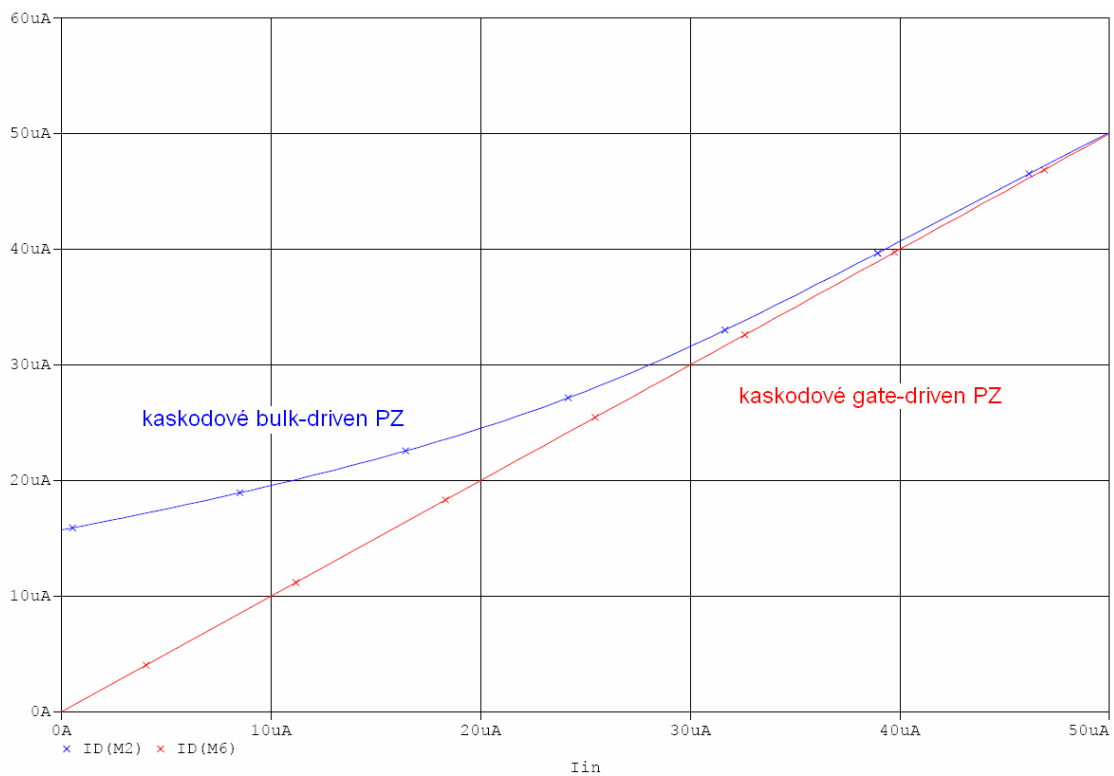
Obr. 19: Malo signálový model kaskodového bulk-driven prúdového zrkadla z obrázku 18a)

Výstupný odpor kaskodového *bulk-driven* prúdového zrkadla môže byť odvodený:

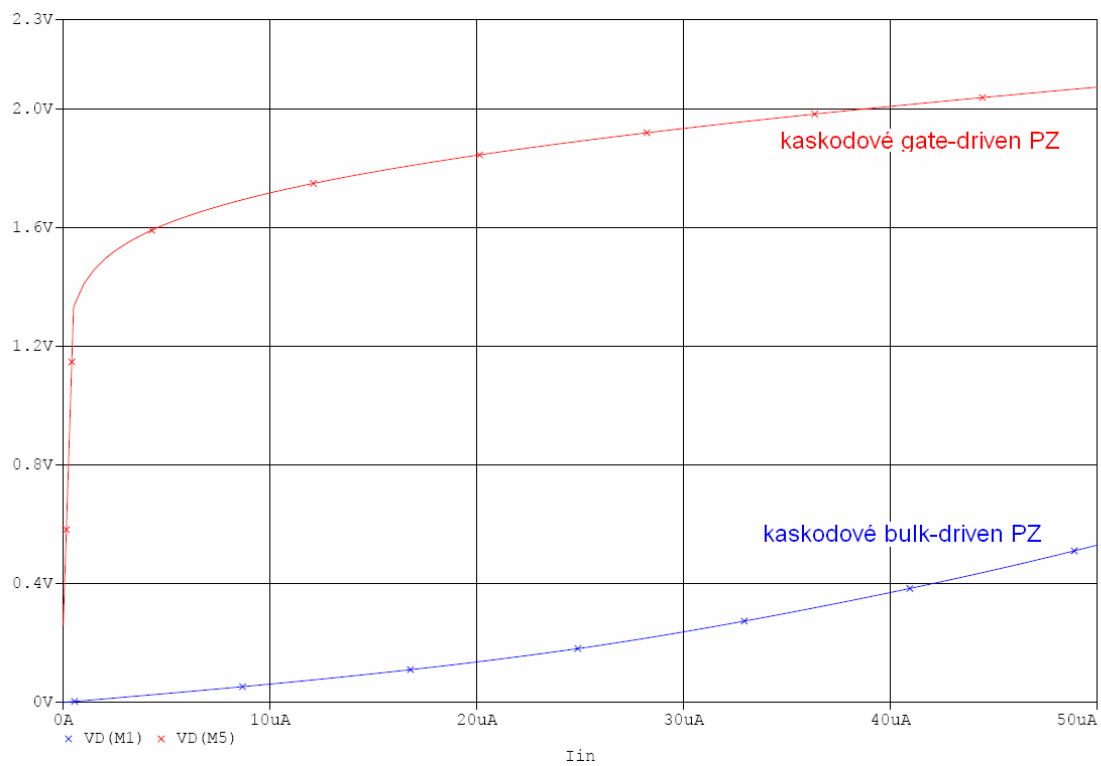
$$R_0 = \frac{v_t}{i_t} = r_{o3} + r_{o2} + r_{o3}r_{o2}(g_{m3} + g_{mbs3}) \approx r_0^2(g_{m3} + g_{mbs3}) \quad (12)$$

kde $r_o = r_{o2} = r_{o3}$. Výsledok z rovnice (12) môže byť aplikovaný na viacej prípadov kaskodových prepojení *bulk-driven* prúdových zrkadiel.

Vstupno-výstupné charakteristiky, sú podobné ako u jednoduchého prúdového zrkadla, kde *bulk-driven* zapojenie má horšiu linearitu ako *gate-driven* prepojenie, viz obr. 20. Pokles vstupného napätia *bulk-driven* kaskodového prúdového zrkadla je tiež podobne ako u jednoduchého prúdového zrkadla o veľa menší ako u kaskodového *gate-driven* prúdového zrkadla, viz obr. 21.



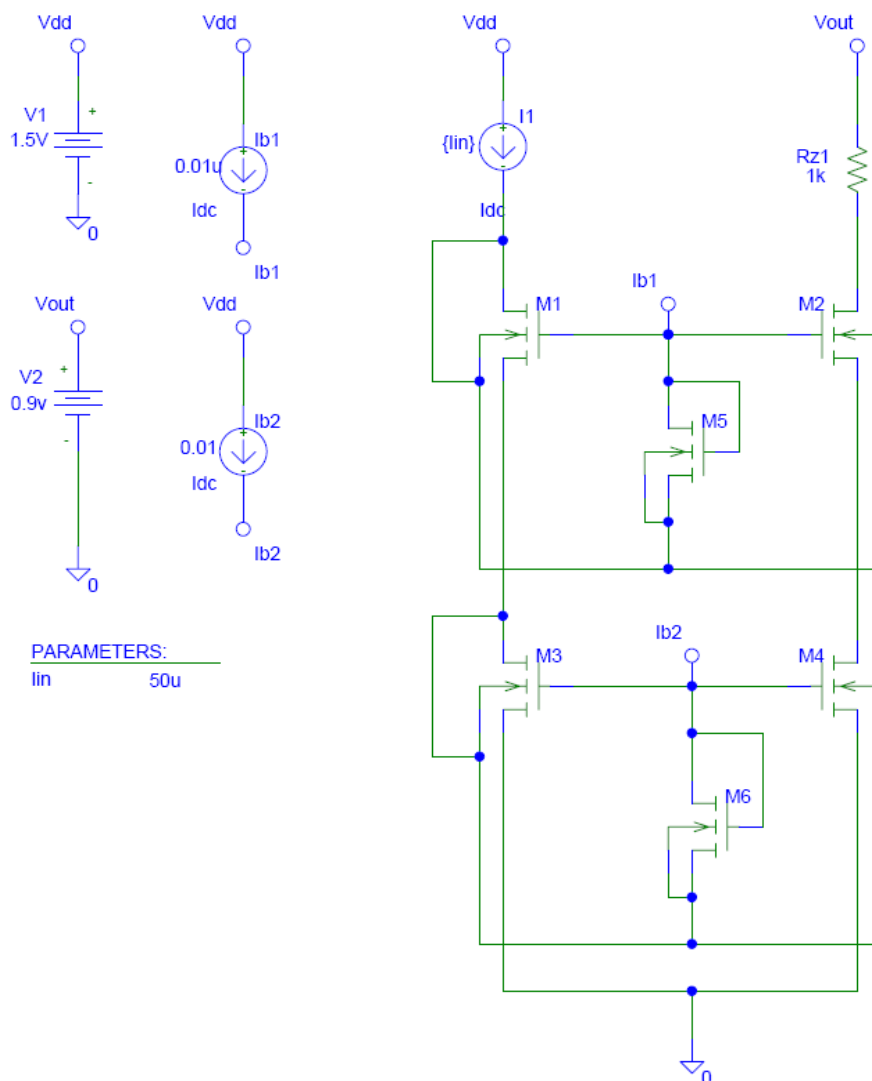
Obr. 20: Vstupno-výstupné charakteristiky



Obr. 21: Závislosť vstupného napätia na vstupnom prúde

2.3.1 Zlepšené Kaskodové bulk-driven prúdové zrkadlo

Zlepšiť linearitu kaskodového *bulk-driven* prúdového zrkadla môžeme podobne ako u jednoduchého prúdového zrkadla, kde sa pripojí tranzistor ako dioda medzi *gate* a *bulk*. Zlepšené kaskodové *bulk-driven* prúdové zrkadlo je na obr.22.



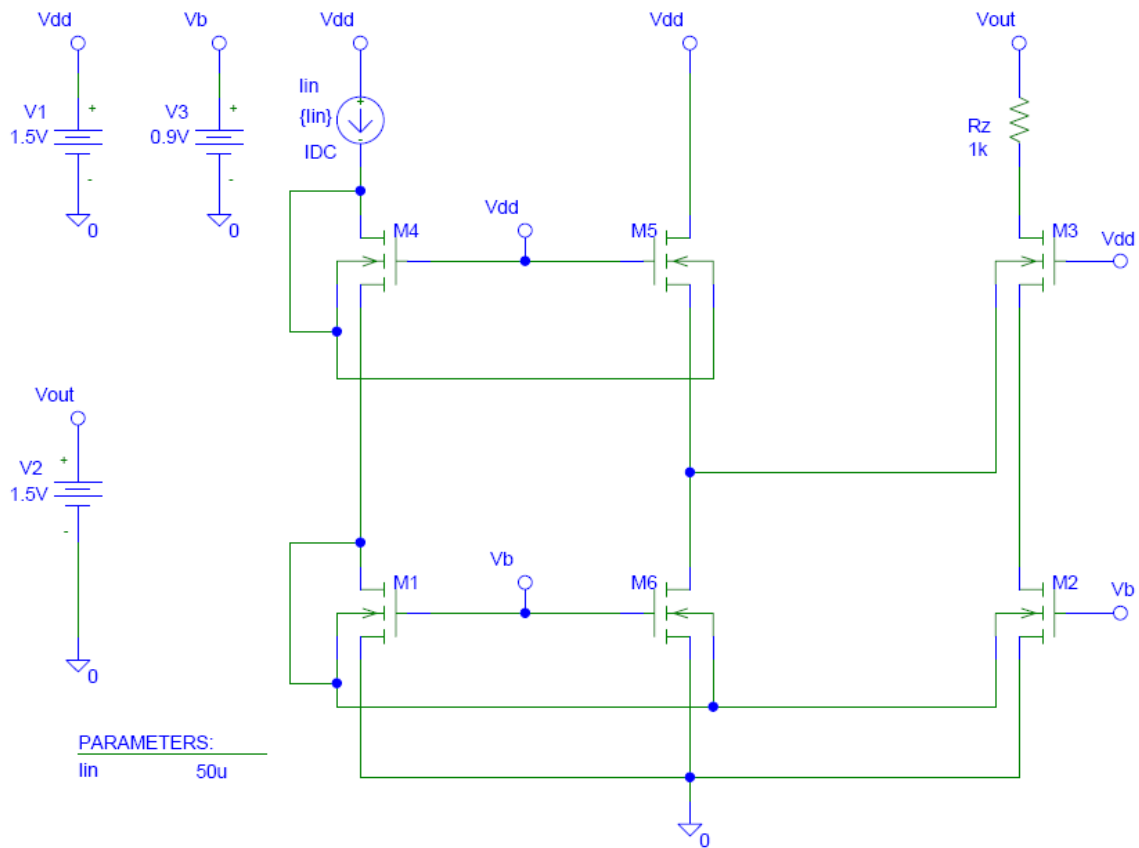
Obr. 22: Zlepšené kaskodové *bulk-driven* prúdové zrkadlo

2.3.2 Modifikované kaskodové prúdové zrkadlo

Pre kaskodové prúdové zrkadlo tak isto platí, že zvýšenie výstupného odporu je zapltené redukciou dynamického rozsahu výstupného signálu (napätie na výstupnom uzle).

.Veľmi často však býva tento rozsah jedným z kľúčových parametrov prúdového zrkadla. Požadujeme teda veľký rozsah výstupného napätia zároveň s vysokým výstupným odporom pri zachovaní korekcie systémovej chyby výstupného prúdu.

Dosiahnuť tieto vlastnosti môžeme pomocou modifikácie kaskodového prúdového zrkadla. Kompletné schéma modifikovaného *bulk-driven* prúdového zrkadla je na obr. 23. Zapojenie má na viac dva tranzistory v porovnaní s normálnym kaskodovým prúdovým zrkadlom. Tranzistor M4 posunuje hore napätie na hradle M1 a tranzistor M5 potom tento posuv kompenzuje späť. Tranzistor M6 riadi prúd štruktúrou, ktorá prevádza posuv napätia smerom dole. Veľkosť napätia *drain-source* tranzistoru M5 je riadená prúdom, ktorý preteká tranzistorom M6. Ten na viac zrkadlí prúd referenčného uzlu.[6]



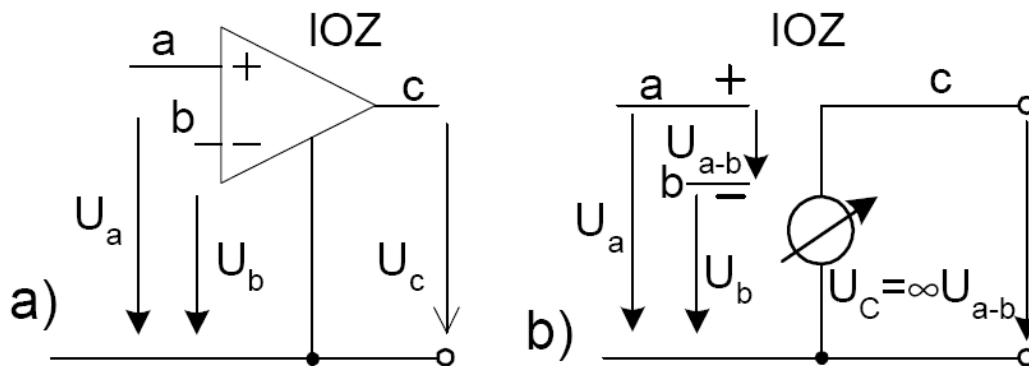
Obr. 23: Modifikované kaskodové bulk-driven prúdové zrkadlo

3 Operačné zosilňovače

Operačné zosilňovače sú dneska najpoužívanejšou skupinou zosilňovačov. História ich vzniku sa obvykle datuje od roku 1947 a je spájaná s vývojom analógových počítačov v pedesiatych a šezdesiatych rokoch, kedy boli vyvíjané čo najideálnejšie diskkrétne realizované (elektrónky a potom tranzistory) a pozdejšie integrované zosilňovače, umožňujúce jednoduché modelovanie základných analógových funkcií. S vývojom integrácie operačných zosilňovačov sa ukázalo ekonomickejšie použiť tieto relatívne predimenzované zosilňovače namiesto jedno či viacstupňových diskkrétne realizovaných tranzistorových zosilňovačov i v bežných aplikáciách, a tak operačný zosilňovač pretrval, aj keď éra analógových počítačov viac menej skončila. To umožňovala ich rapídne klesajúca cena s vývojom integrovanej technológie. Pre prax bola výhodná i zvyšujúca sa kvalita, univerzálnosť a jednoduchosť použitia. Tu sa dá hľadať analógia s nasadením mikroprocesorov, kedy sa ukázalo ekonomicky i prevádzkovo výhodnejší použiť relatívne zložitý mikroprocesor namiesto jednoduchších logických obvodov, realizovaných skladaním základných diskrétnych logických prvkov.[7]

3.1 Ideálny operačný zosilňovač

Schematická značka a základný model ideálneho operačného zosilňovača sú uvedené na obr. 24 a),b). Podstata funkcie spočíva v nekonečnom zosilnení rozdielového napätia U_{a-b} , ktoré vedie pri použití zápornej spätnej väzby výstupného riadeného zdroja napätia na vstup k podmienke nulovej hodnoty rozdielové napätia U_{a-b} . Výhodou tohto modelu skutočného operačného zosilňovača je jeho názornosť a jednoduchosť, pričom pokiaľ nevyžadujeme použitie operačného zosilňovača pre vysoké hodnoty kmitočtov či zosilnenia, je použitie tohto jednoduchého modelu veľmi presné. Preto je daný model v praxi dosť využívaný.

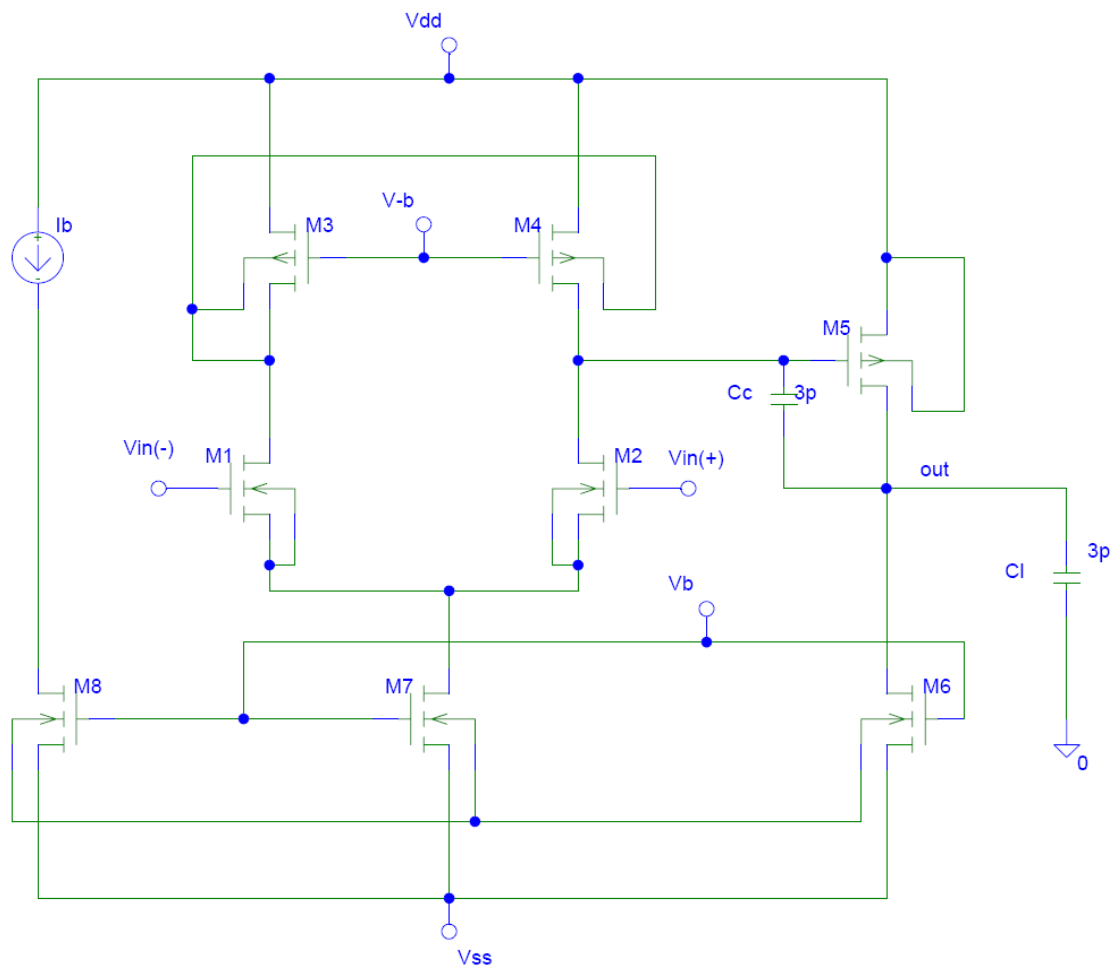


Obr. 24: a) Ideálny operačný zosilňovač b) jeho model

3.2 Dvojstupňový operačný zosilňovač s bulk-driven prúdovými zrkadlami

Obr. 25 ukazuje zapojenie operačného transkonduktančného zosilňovača zostaveného z dvoch zosilňovacích stupňov.

Prvý stupeň tvorí varianta so vstupnými tranzistormi M1 a M2 typu NMOS (diferenciálny pár), ale ako v prípade všetkých ostatných blokov v CMOS technológii, je možné zostaviť komplementárne zapojenie s opačnými typmi tranzistorov. *Gate* M1 je invertujúci vstup a *gate* M2 je vstup neinvertujúci. Zosilňovaný je rozdielový signál na týchto vstupoch. Zosilnenie je určené súčinom transkonduktancie g_m vstupného tranzistoru a výstupného odporu (je daný paralelným spojením r_{dsM2} a r_{dsM4}). Tranzistory M3 a M4 tvoria aktívnu záťaž. Tvorí veľkú výstupnú impedanciu, spotreba plochy je pritom malá. Výstupným signálom diferenčného páru je prúd.



Obr. 25: Zapojenie dvojstupňového operačného zosilňovača s *bulk-driven* prúdovými zrkadlami

Prúd pretekajúci tranzistorom M1 je zrkadlený pomocou tranzistorov M3 a M4 do druhej vetve páru a tu je odčítaný prúd tranzistorom M2. Výsledný prúd vytvára na výstupnom odporu diferenčného páru jednoduchý výstupný napäťový signál.

Druhý stupeň tvorí invertujúci zosilňovač, ktorý prevádza dodatočné zosilnenie. Vstupným signálom je výstup diferenčného páru. Tranzistor M5 je zosilňovací tranzistor a tranzistor M6 tvorí aktívnu záťaž. Zosilnenie je dané súčinom transkonduktance g_{mM5} a výstupnej impedancie (r_{dsM5} paralelne s r_{dsM6})

Tranzistor M8 tvorí vetvu jednoduchého *bulk-driven* prúdového zrkadla, ktorý generuje riadiace napätie V_{bs} pre M6 a M7. Prúd diferenčným párom a invertotom môže byť rozdielny, je možné ho nastaviť pomerom $(W/L)_{M7}$ a $(W/L)_{M8}$. Kapacita C_c je kompenzačná kapacita zaisťujúca stabilitu OTA.

4 Záver

Cieľom práce bolo za využitia princípu, ktorý využíva substrátového hradla ako signálového vstupu k dosiahnutiu nízkeho napájacieho napätia a nízkeho príkonu pri zachovaní parametrov z nízkeho príkonom pri zachovaní parametrov odpovedajúcich stávajúcim štruktúram, navrhnuť prúdové zrkadlo z nízkeho napájacím napätím a nízkeho príkonom.

Požadovanými parametrami na prúdové zrkadlo sú čo najväčší výstupný odpor, čo najmenší vstupný odpor, pomer výstupného ku vstupnému prúdu a čo najväčší rozsah napätia na výstupnom termináli. V práci je analyzovaných viacej druhov zapojení, ako napríklad jednoduché prúdové zrkadlo, ktoré má niekoľko násobne nižší výstupný odpor ako kaskodové prepojenie. Je nutné však zmieniť, že pre niektoré typy aplikácií je prakticky využiteľné i toto veľmi jednoduché zapojenie. Konkrétnym prípadom môže byť *low-voltage* (nízkonapät'ové) aplikácie, kde je výhodou veľký dynamický rozsah tohto jednoduchého prúdového zrkadla. Alternatívnou možnosťou ako zlepšiť obidve tieto vlastnosti je zapojenie modifikovaného kaskodového prúdového zrkadla, ktoré má jednak vysoký výstupný odpor a jednak veľký rozsah napätia na výstupnom termináli. Nevýhodou prepojenia *bulk-driven* prúdových zrkadiel oproti konvenčným *gate-driven* prúdových zrkadiel je, že majú horšiu linearitu čo sa týka vstupno-výstupných charakteristík, hlavne pri nízkych vstupných prúdoch, kedy tranzistory vo vstupnej vetve obvodu nie sú v saturácii. Obvod pracuje v menšom rozsahu prúdov a je to cena zaplatená za nízkonapät'ovú činnosť *bulk-driven* prúdového zrkadla. Táto linearita sa dá vylepšiť diodovým prepojením tranzistoru medzi *gate* a *bulk* terminály.

Nízkonapät'ové dizajnové techniky analógového obvodu sa značne líšia od vysokonapät'ových dizajnov analógových obvodov. Toto generuje potrebu po úprave alternatívnych dizajnových techník aby pasovali na nízkonapät'ové prostredie. Prístup prúdovej techniky dokazuje lepšiu alternatívu pre dizajn nízkonapät'ového vysokovýkonného analógového obvodu v ktorom dizajnér obvodu sa viac zaujíma o úroveň prúdu pre operácie obvodov. Úroveň napätí prítomných na rôznych uzloch sú nepodstatné.

5 Zoznam použitej literatúry

- [1] BLALOCK, B.J., ALLEN, P.E. “A low-voltage, bulk-driven MOSFET current mirror for CMOS technology”, in Proc. 1995 ISCAS, vol. 3.
- [2] KHATEB, A., “Bulk-driven current mirrors for low power applications”
- [3] Department of Electrical Engineering Texas A&M University, Bulk-driven transistors. Dostupné z WWW: <http://amsc.tamu.edu/>
- [4] IEE Circuits and systems Magazine
- [5] PHILLIP, E., ALLEN, BENJAMIN, J. BLALOCK, GABRIEL, A. ,RINCON, “ low voltage analog circuits ungstandard cmos technology”
- [6] BECVAR, D., STEHLIK, J. *Návrh analogových integrovaných obvodů* Brno: Vysoké učení technické v Brně, 2006. 151 stran.
- [7] BIOLEK, D., HAJEK, K., KRTICKA A. *Analogové elektronické obvody* Brno: Vysoké učení technické v Brně, 2007. 264 stran

Prílohy

1) Výpis z použitej knihovny „technológia 0,7μ“ od AMI SEMICONDUCTOR:

```
.MODEL namos NMOS LEVEL = 7 ;53
+TNOM = 27          TOX = 1.75E-8      XJ = 2.5E-7
+NCH = 1.7E17        NSUB = 4E16        VTH0 = 0.76
+K1 = 0.8219166      K2 = -8.54312E-3    K3 = 11.1089581
+K3B = -1.9786631    W0 = 1E-6          NLX = 3.751355E-8
+DVT0W = 0           DVT1W = 0          DVT2W = -0.032
+DVT0 = 5.2254747    DVT1 = 0.590721    DVT2 = -0.05
+VBM = -5            U0 = 635.6142994    UA = 1.983902E-9
+UB = 1E-21          UC = 4.667652E-11    VSAT = 9.5E4
+A0 = 0.9331753      AGS = 0.1339124     B0 = 0
+B1 = 0              KETA = -2.746786E-5  A1 = 0
+A2 = 1              RDSW = 1.573286E3    PRWG = 6.719929E-6
+PRWB = -1E-3        WR = 1             WINT = 6.065442E-8
+LINT = 2.87042E-8   DWG = -1.268839E-8            DWB = 1.654199E-8
+VOFF = -0.15        NFACTOR = 0.6887273  CIT = 0
+CDSC = -1E-4        CDSCD = 0           CDSCB = 2E-3
+ETA0 = 0.08         ETAB = -0.07         DSUB = 0.56
+PCLM = 1.0175962    PDIBLC1 = 0.032818          PDIBLC2 = 2.506552E-3
+PDIBLCB = -1E-6     DROUT = 0.6067512          PSCBE1 = 3.356583E8
+PSCBE2 = 5E-5       PVAG = 0.0168906     DELTA = 0.01
+ALPHA0 = 5E-7       BETA0 = 26           RSH = 65
+MOBMOD = 1          PRT = 159.2464225     UTE = -1.9522848
+KT1 = -0.4126334    KT1L = 7.244799E-9          KT2 = 2.671323E-3
+UA1 = 8.353648E-11  UB1 = -2.12098E-19          UC1 = -5.6E-11
+AT = 3.3E4          NQSMOD = 0           WL = 0
+WLN = 1             WW = 0             WWN = 1
+WWL = -5.30182E-20  LL = 0             LLN = 1
+LW = 0              LWN = 1            LWL = 0
+AF = 1              KF = 3E-28          CAPMOD = 2
+CGDO = 4E-10        CGSO = 4E-10          CGBO = 3.35E-10
+CJ = 5E-4           PB = 0.73           MJ = 0.35
+CJSW = 2.8E-10      PBSW = 0.8           MJSW = 0.21
+JS = 1E-03          XPART = 0           ELM = 5
```

.MODEL pamos PMOS LEVEL = 7 ;53

+TNOM = 27	TOX = 1.75E-8	XJ = 3E-7
+NCH = 1.7E17	NSUB = 4E16	VTH0 = -1.00
+K1 = 0.563991	K2 = 0	K3 = 16.3317811
+K3B = -2.9202228	W0 = 1.23464E-6	NLX = 9.69545E-8
+DVT0W = 0	DVT1W = 0	DVT2W = -0.032
+DVT0 = 3.5648008	DVT1 = 0.3898843	DVT2 = -0.0284121
+VBM = -10	U0 = 235.7724356	UA = 2.964616E-9
+UB = 1.419129E-18	UC = -7.00385E-11	VSAT = 1.1E5
+A0 = 0.4590784	AGS = 0	B0 = 0
+B1 = 1.407805E-9	KETA = -0.047	A1 = 0
+A2 = 1	RDSW = 3E3	PRWG = 2.024978E-3
+RSH = 94	PRWB = 7.428781E-5	WR = 1
+WINT = 10.669321E-8	LINT = 1.9089522E-8	DWG = -1.478082E-8
+DWB = 1.561823E-8	ALPHA0 = 0	BETA0 = 30
+VOFF = -0.1064652	NFACTOR = 0.4324039	CIT = 0
+CDSC = 2.4E-4	CDSCD = 0	CDSCB = 0
+ETA0 = 9.999059E-4	ETAB = -1.999936E-4	DSUB = 0.998946
+PCLM = 2.6025265	PDIBLC1 = 1	PDIBLC2 = 2.853174E-4
+PDIBLCB = 0	DROUT = 0.3837047	PSCBE1 = 4.249266E8
+PSCBE2 = 5E-5	PVAG = 3.8222424	DELTA = 0.01
+MOBMOD = 1	PRT = 216.4347715	UTE = -1.2989809
+KT1 = -0.4521998	KT1L = -2.091783E-8	KT2 = -0.040013
+UA1 = 3.100822E-9	UB1 = -1E-17	UC1 = -8.35439E-11
+AT = 3.289E4	NQSMOD = 0	WL = 0
+WLN = 1	WW = 0	WWN = 1
+WWL = -2.33876E-20	LL = 0	LLN = 1
+LW = 0	LWN = 1	LWL = 0
+CAPMOD = 2	CGDO = 1.0E-10	CGSO = 1.0E-10
+CGBO = 3.35E-10	CJ = 6.0E-4	PB = 0.9
+MJ = 0.51	CJSW = 3.6E-10	MJSW = 0.35
+AF = 1	KF = 5.0E-30	JS = 1E-3
+XPART = 0	ELM = 5	
